



IEGULDĪJUMS TAVĀ NĀKOTNĒ



EIROPAS SAVIENĪBA

ERAF projekts Nr.1.1.1.1/16/A/174
„Laika sinhronizācija ar
augstu precizitāti sadalītai zinātnisku mērījumu sistēmai (DaLaS)”

Projekta zinātniskais vadītājs Dr.comp. Ints Mednieks

Precīzā taimera modernizācija laika sinhronizācijas uzdevumiem

referents Aleksandrs Kalinovskis



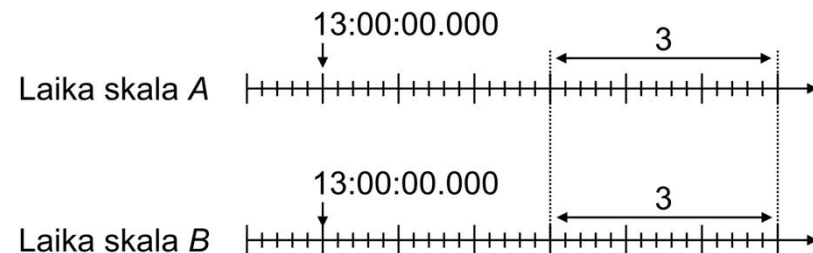
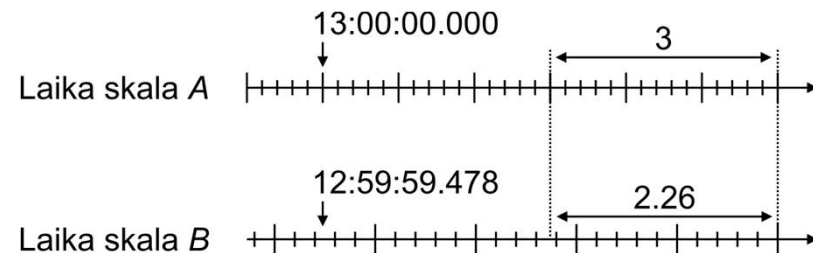
Vispārēja laika skalu sinhronizācijas problēma

Nepieciešams nodrošināt

- Vienādu intervālu ilgumu
- Vienādu notikuma laiku

Nemot vērā, ka

- Ierīču skaits var būt liels ($1 \sim 10^3$)
- Ierīces var atrasties lielos attālumos ($10^{-3} \sim 10^4$ km)



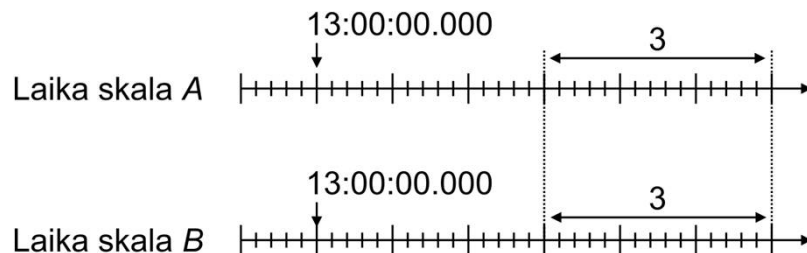
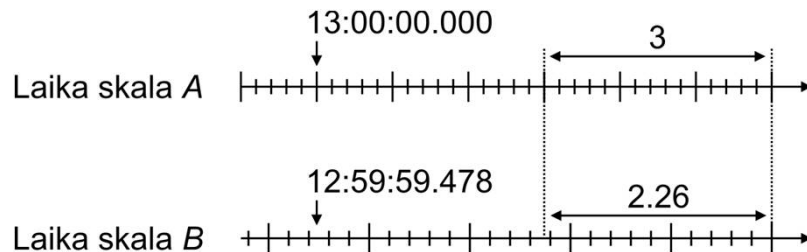
Vispārēja laika skalu sinhronizācijas problēma

Nepieciešams nodrošināt

- Vienādu intervālu ilgumu
- Vienādu notikuma laiku

To var panākt

- Transformējot laika skalu, līdz tā sakrīt ar etalona skalu
- Nosakot laika skalu atšķirības un kompensējot tās mērījumu pēcapstrādē



Notikumu taimeru laika skalu sinhronizācija

Vienāds intervālu ilgums

tiek nodrošināts piesaistot notikumu
taimera takts signālu pie 10 MHz frekvences standarta
ar automātiskas fāzes pieskaņošanas
sistēmu (PLL)

Vienāds notikumu laiks

tiek nodrošināts veicot 1PPS
laika standarta signāla mērīšanu un
kompensējot laika skalu nobīdi pēcapstrādē



A033-ET Modernizācija sinhronizācijas uzdevumiem

Pamatprasības:

- Paaugstināt 1PPS signāla reģistrācijas precizitāti
- Samazināt ģenerējamo sinhronizācijas signālu trīci
- Uzlabot PLL kvalitāti
- Nodrošināt savietojamību ar IRIG-B laika koda standartu
- Uzlabot notikumu reģistrācijas precizitāti

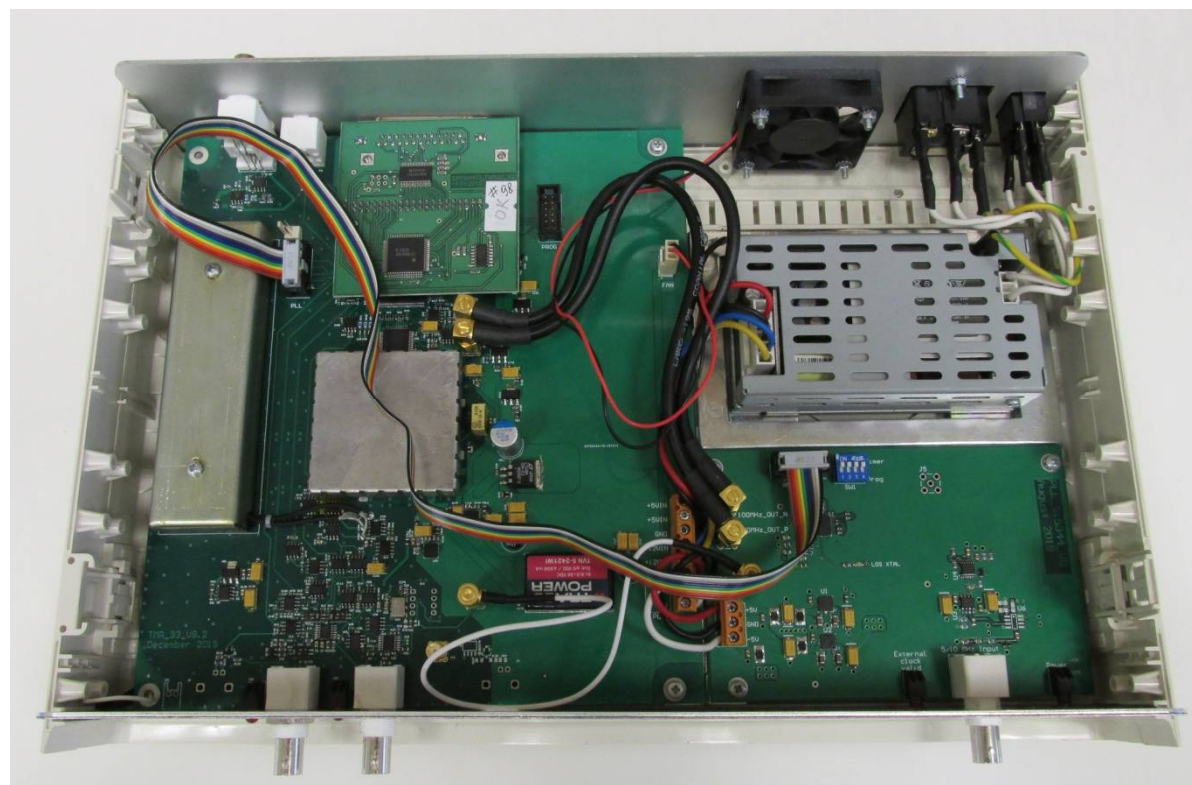
Papildu prasības:

- Aizvietot novecojušas komponentes
 - Kalibrēšanas signāla ģenerators EXO-3
 - Cyclone II FPGA
 - FPGA konfigurācijas atmiņa EPCS4SI8N
- Veikt barošanas sistēmas atjaunināšanu, nomainīt sprieguma regulatorus uz jaunākiem regulatoriem ar zemāku izejas troksni



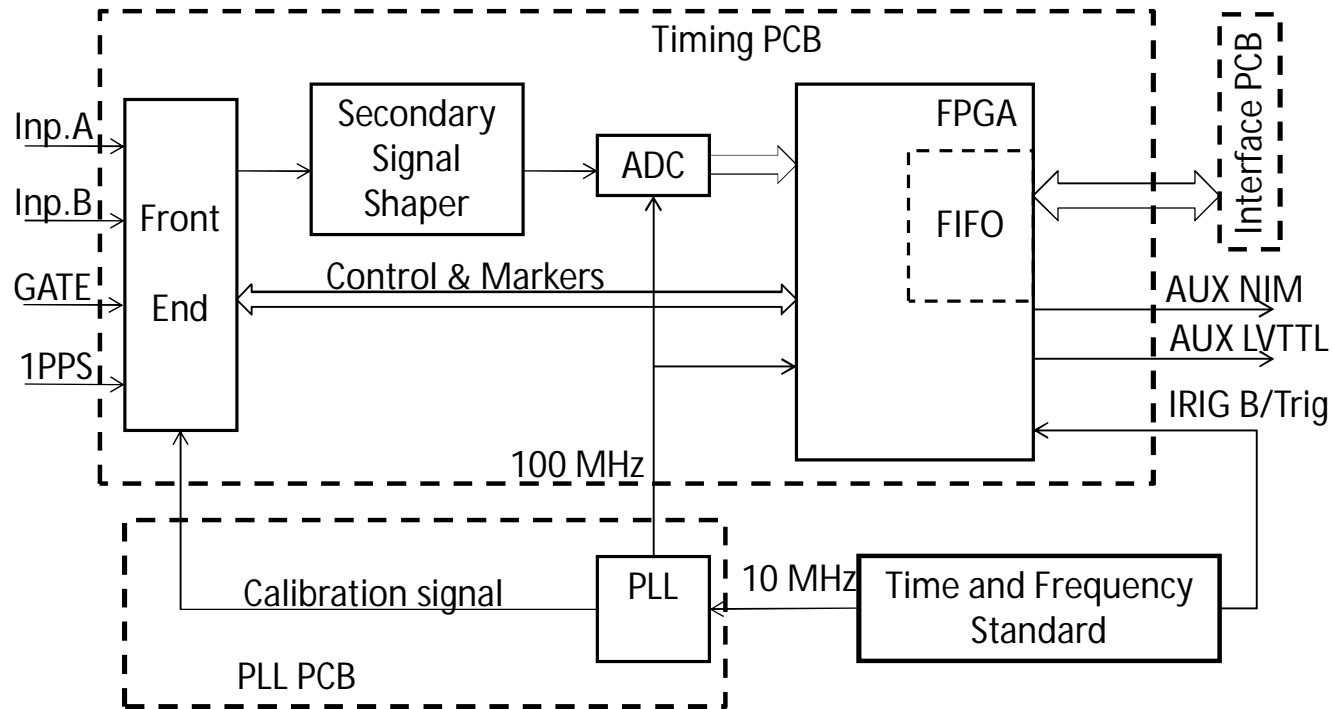
A040-ET

Precīzs notikumu taimeris ar sinhronizācijas funkcijām

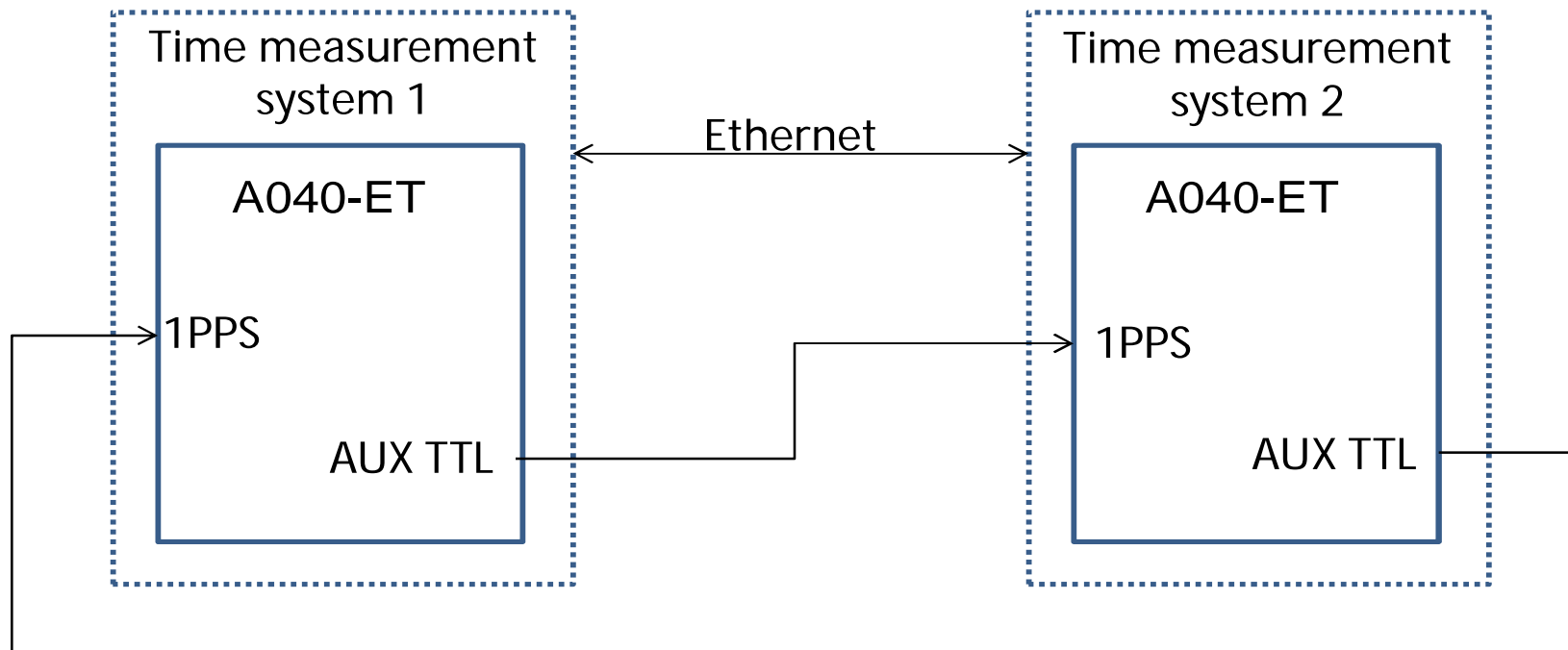


A040-ET

Precīzs notikumu taimeris ar sinhronizācijas funkcijām



A040-ET Savstarpēja sinhronizācija



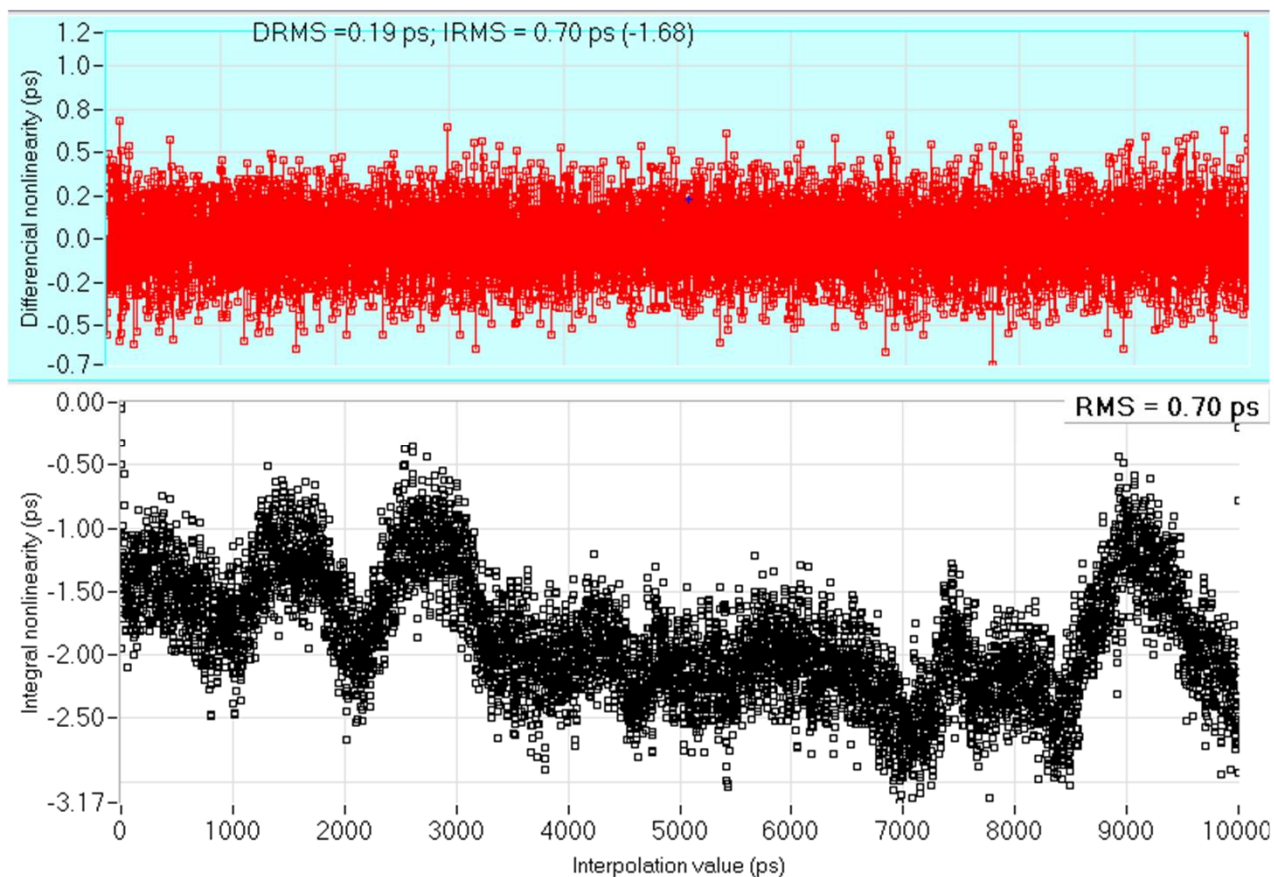
Notikumu taimera modernizācijas rezultāti

- 1PPS signāla reģistrācija ar augstu precizitāti
- Uzlabota sinhrono signālu ģenerācijas shēma – zemāka trīce iebūvētā impulsu ģenerators izejās
- Iekļauts IRIG-B laika koda protokola atbalsts
- Izstrādāta uz Silicon Labs Si5344 balstīta PLL plate, kas nodrošina augstākas kvalitātes takts un kalibrēšanas signālus
- Izstrādāts precizitātes monitoringa algoritms, kas paziņo operatoram par kalibrēšanas nepieciešamību
- Jauna barošanas sistēma, kas balstīta uz Texas Instruments TPS7A sērijas sprieguma regulatoriem ar mazāku troksni
- Uzlabota interpolācijas signāla termokompensācijas shēma
- Jauns FPGA – Altera Cyclone IV, ar paaugstinātu veiktspēju un lielāku resursu apjomu, kas ļauj realizēt kalibrēšanas procedūru un ACP nolašu pārveidojumu uz laika atzīmēm iekš FPGA
- Pāreja no divu slāņu plates uz četrus slāņu plati un paaugstināts komponentu izvietojuma blīvums, kas nākotnē ļaus izvietot vēl vienu mērīšanas kanālu

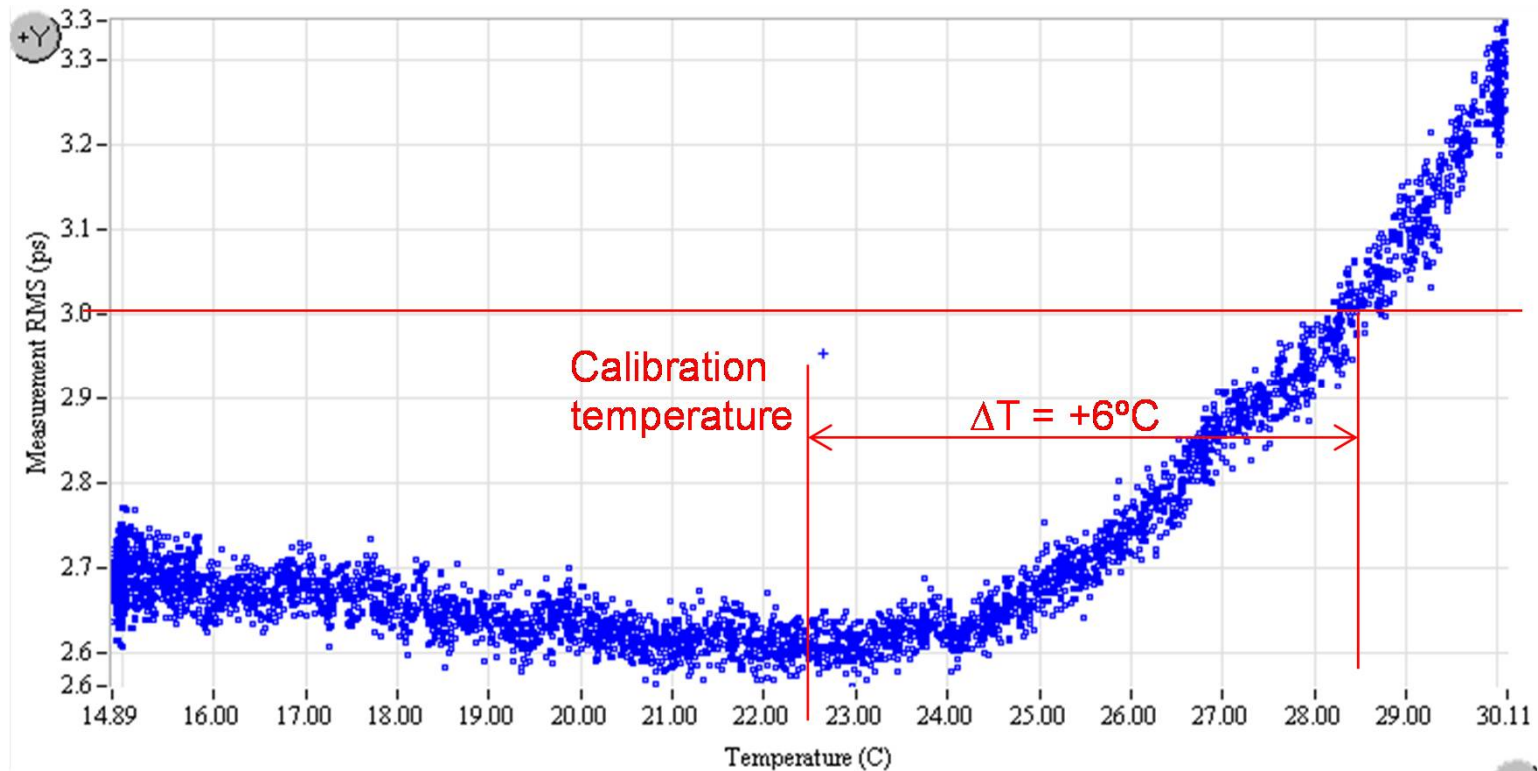


A040-ET testu rezultāti:

diferenciālā nelinearitāte; integrālā nelinearitāte < 1ps

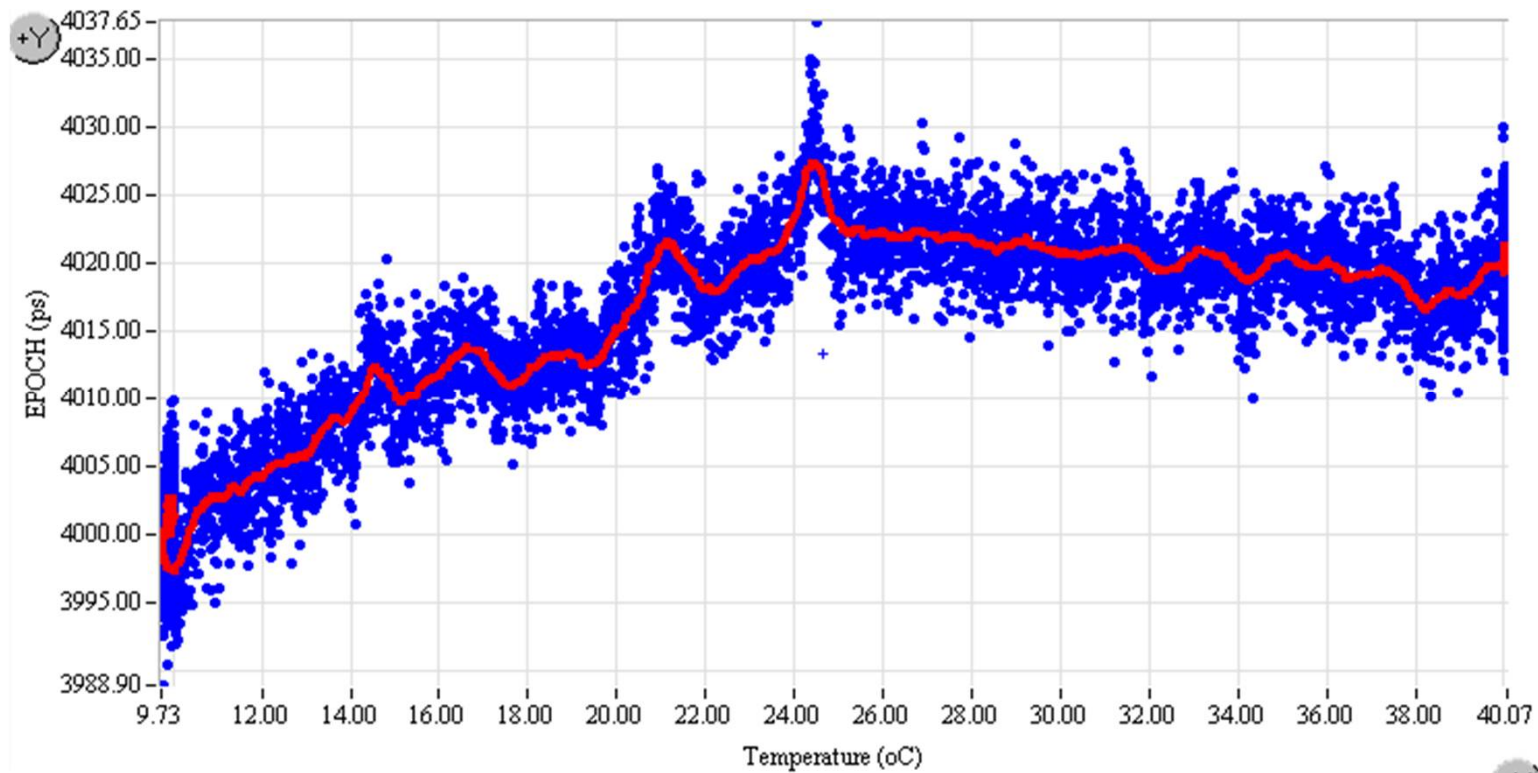


A040-ET testu rezultāti: vidējās kvadrātiskās kļūdas atkarība no temperatūras



A040-ET testu rezultāti:

laika skalas nobīdes atkarība no temperatūras $\sim 30\text{ps}/30^\circ\text{C}$





IEGULDĪJUMS TAVĀ NĀKOTNĒ



EIROPAS SAVIENĪBA

ERAF projekts Nr.1.1.1.1/16/A/174
„Laika sinhronizācija ar
augstu precizitāti sadalītai zinātnisku mērījumu sistēmai (DaLaS)”

Projekta zinātniskais vadītājs Dr.comp. Ints Mednieks

Precīzā taimera modernizācija laika sinhronizācijas uzdevumiem

referents Aleksandrs Kalinovskis

